

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-35750

(P2001-35750A)

(43) 公開日 平成13年2月9日(2001.2.9)

(51) Int.Cl. ⁷	識別記号	F I	テームト ⁸ (参考)
H 0 1 G 4/40		H 0 1 G 4/40	3 1 0 A 5 E 0 3 4
H 0 1 C 7/10		H 0 1 C 7/10	5 E 0 8 2

審査請求 未請求 請求項の数12 ○L (全 6 頁)

(21) 出願番号 特願平11-204160

(22) 出願日 平成11年7月19日(1999.7.19)

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 生越 洋一

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(74) 代理人 100097445

弁理士 岩橋 文雄 (外2名)

Fターム(参考) 5E034 CA04 CB01 DA07 DB01 DC03

DD04 DE07

5E082 AA01 DD04 FG26 FG54 GG10

HM24

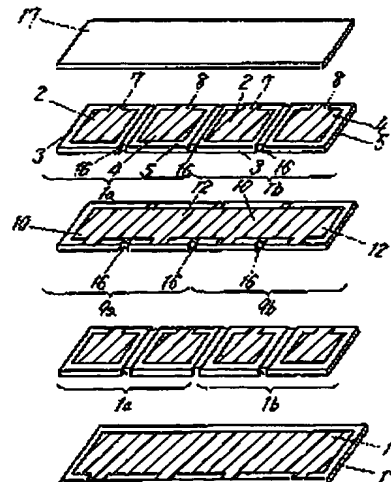
(54) 【発明の名称】 複合電子部品

(57) 【要約】

【課題】 本発明はコンデンサとバリスタの両特性を有し、それぞれの任意の特性を得ることができ薄膜化、多層化による静電容量の高容量化と、バリスタとしての高エネルギー耐量を有する複合電子部品を得ることを目的とする。

【解決手段】 誘電体の上面に内部電極2、10を形成したコンデンサ層3、11と電圧非直線抵抗体の上面に内部電極4、12を形成したバリスタ層5、13とを並設してなる複合層1a、1b、9a、9bを積層して積層体とし、この積層体の相対向する正面と背面にコンデンサ層の内部電極と接続した一対の第1の外部電極と、バリスタ層の内部電極と接続した一対の第2の外部電極を構成したものである。

1a, 1b 第1の複合層
2 第1の内部電極
3, 11 コンデンサ層
4 第2の内部電極
5, 13 バリスタ層
7, 8, 9a, 9b 絶縁層
10 第3の内部電極
12 第4の内部電極
17 絶縁層
18 内部電極



BEST AVAILABLE COPY

(2)

特開2001-35750

1

2

【特許請求の範囲】

【請求項1】 誘電体の上面の一端に延長部を有する第1の内部電極を形成したコンデンサ層と電圧非直線抵抗体の上面の一端に延長部を有する第2の内部電極を形成したバリスタ層とを並設してなる第1の複合層と、誘電体の上面の他端に延長部を有する第3の内部電極を形成したコンデンサ層と電圧非直線抵抗体の上面の他端に延長部を有する第4の内部電極を形成したバリスタ層とを並設してなる第2の複合層とを交互に積層して第1の積層体とし、この第1の積層体の相対向する正面と背面にコンデンサ層の内部電極と接続した一対の第1の外部電極と、バリスタ層の内部電極と接続した一対の第2の外部電極を備えた複合電子部品。

【請求項2】 第1の積層体の最上段及び最下段のうち少なくとも一方にセラミック層を積層して第2の積層体とし、前記セラミック層と第1の複合層あるいは第2の複合層の間に内部電極を備えた請求項1に記載の複合電子部品。

【請求項3】 第1の積層体を内部電極の並設方向に複数個並設して接合した請求項1または請求項2に記載の複合電子部品。

【請求項4】 第1の内部電極と第2の内部電極または第3の内部電極と第4の内部電極を一体に形成した請求項1または請求項2に記載の複合電子部品。

【請求項5】 第1または第2の積層体の正面に第1の外部電極と第2の外部電極を並設して形成し、背面には第1の外部電極と第2の外部電極を一体に形成した請求項1または請求項2に記載の複合電子部品。

【請求項6】 第1または第2の積層体の正面および背面に隣接する両側面あるいは1つの側面に第3の外部電極を形成した請求項1または請求項2に記載の複合電子部品。

【請求項7】 コンデンサ層とバリスタ層との間に間隙を形成し、この間隙に絶縁材を充填した請求項1または請求項2に記載の複合電子部品。

【請求項8】 結晶温度範囲を共有する誘電体と電圧非直線抵抗体からなる請求項1または請求項2に記載の複合電子部品。

【請求項9】 コンデンサ層の上面のセラミック層とバリスタ層の上面のセラミック層とは相異なる色相で形成した請求項2に記載の複合電子部品。

【請求項10】 セラミック層の表面において、一対の第1の外部電極と一対の第2の外部電極の少なくとも一方の外部電極間にコンデンサあるいはバリスタの表示記号を形成した請求項2に記載の複合電子部品。

【請求項11】 第1または第2の積層体の一方の面あるいは角部に凹部または凸部を形成した請求項1または請求項2に記載の複合電子部品。

【請求項12】 第1の外部電極の帽と第2の外部電極の帽をそれぞれ異なるように形成した請求項1または請求

項2に記載の複合電子部品。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明はコンデンサとバリスタの両特性を持つ複合電子部品に関するものである。

【0002】

【従来の技術】 近年、電子機器や電気機器は小型化、多機能化を実現するためにIC、LSIなどの半導体素子が広く用いられ、それに伴って電子機器や電気機器のノイズ、パルス、静電気などの異常高電圧に対する耐力は低下している。そこで、これら電子機器や電気機器のノイズ、パルス、静電気などの異常高電圧に対する耐力を確保するために電圧の比較的低いノイズや高周波ノイズの吸収、抑制には優れた特性を示すコンデンサや高い電圧のパルスや静電気の吸収、抑制には優れた効果を示すバリスタの併せ持つ粒界絶縁型半導体セラミックコンデンサが使用されている。

【0003】 前記粒界絶縁型半導体セラミックコンデンサ用磁器組成物としては特開昭55-74128号公報に開示されている。図5にその前記粒界絶縁型半導体セラミックコンデンサ用磁器組成物を使用した積層型電子部品の断面図を示し、図6に同従来例のセラミック組織の拡大図を示す。

【0004】 図において、51はセラミック層52と内部電極53、54を交互に積層した積層体であり、前記セラミック層52は SrTiO_3 主成分とし、導体特性を有する結晶55と前記結晶55の粒界に形成された絶縁層56とからなる半導体粒子の集合で構成され更に前記内部電極53、54に接続した外部電極57、58間でコンデンサとバリスタの両特性を構成したものである。

【0005】

【発明が解決しようとする課題】 しかしながら前記従来例によれば、コンデンサおよびバリスタの両特性は前記粒界絶縁型半導体セラミックコンデンサ用磁器の材料特性あるいは積層体のサイズ、セラミック層の厚み等に共に依存するため、コンデンサとバリスタの特性を任意に設定することが困難であった。特に近年、セラミック層の薄膜化、多層化が進みコンデンサの静電容量の高いものを得ることが可能となったが、一方薄膜化によりバリスタとしてのエネルギー耐量の低下という課題があった。

【0006】 本発明はコンデンサとバリスタの両特性を有し、それぞれの任意の特性を得ることができ薄膜化、多層化による静電容量の高容量化と、バリスタとしての高エネルギー耐量を有する複合電子部品を得ることを目的とする。

【0007】

【課題を解決するための手段】 上記目的を達成するために本発明の複合電子部品は、誘電体の上面の一端に延長

BEST AVAILABLE COPY

(3)

特開2001-35750

3

4

部を有する第1の内部電極を形成したコンデンサ層と電圧非直線抵抗体の上面の一端に延長部を有する第2の内部電極を形成したバリスタ層とを並設してなる第1の複合層と、誘電体の上面の他端に延長部を有する第3の内部電極を形成したコンデンサ層と電圧非直線抵抗体の上面の他端に延長部を有する第4の内部電極を形成したバリスタ層とを並設してなる第2の複合層とを交互に積層して第1の積層体とし、この第1の積層体の相対向する正面と背面にコンデンサ層の内部電極と接続した一対の第1の外部電極と、バリスタ層の内部電極と接続した一対の第2の外部電極を構成したものであり、これにより、コンデンサとバリスタの両特性を有し、それぞれの任意の特性を得ることができ薄膜化、多層化による静電容量の高容置化と、バリスタとしての高エネルギー耐置を有する複合電子部品を得ることができる。

【0008】

【発明の実施の形態】本発明の請求項1に記載の発明は、誘電体の上面の一端に延長部を有する第1の内部電極を形成したコンデンサ層と電圧非直線抵抗体の上面の一端に延長部を有する第2の内部電極を形成したバリスタ層とを並設してなる第1の複合層と、誘電体の上面の他端に延長部を有する第3の内部電極を形成したコンデンサ層と電圧非直線抵抗体の上面の他端に延長部を有する第4の内部電極を形成したバリスタ層とを並設してなる第2の複合層とを交互に積層して第1の積層体とし、この第1の積層体の相対向する正面と背面にコンデンサ層の内部電極と接続した一対の第1の外部電極と、バリスタ層の内部電極と接続した一対の第2の外部電極を構成した複合電子部品であり、これにより、前記一対の第1の外部電極間にコンデンサを構成し、さらに前記一対の第2の外部電極間にバリスタを構成し、それぞれ誘電体層に依存するコンデンサ特性とバリスタ層に依存するバリスタ特性を設定でき、薄膜化、多層化による静電容量の高容置化と、バリスタとしての高エネルギー耐置を有する複合電子部品を得ることができる。

【0009】請求項2に記載の発明は、第1の積層体の最上段及び最下段のうち少なくとも一方にセラミック層を積層し第2の積層体とし、前記セラミック層と第1の複合層あるいは第2の複合層の間に内部電極を備えた請求項1に記載の複合電子部品であり、これにより複合層は湿度や腐食ガス、機械的衝撃などから保護され信頼性の高いものを得ることができ、なおかつ、コンデンサ電極とバリスタ電極との間の放電を防ぐ作用を有する。

【0010】請求項3に記載の発明は、第1の積層体を内部電極の並設方向に複数個並設し接合した請求項1または請求項2に記載の複合電子部品であり、これにより、複数のコンデンサおよびバリスタを構成でき、機器の回路基板上への実装上の省力化にすぐれた高付加価値タイプの複合電子部品を得ることができる。

【0011】請求項4に記載の発明は、第1の内部電極

と第2の内部電極または第3の内部電極と第4の内部電極を一体に形成した請求項1または請求項2に記載の複合電子部品であり、これにより、内部電極の数が少なくなり作業性の向上が得られ、さらに、コンデンサ層とバリスタ層の境界上面も内部電極が形成されるので、コンデンサ層及びバリスタ層の表面の実効面積を向上できる。

【0012】請求項5に記載の発明は、第1または第2の積層体の正面に第1の外部電極と第2の外部電極を並設して形成し、背面には第1の外部電極と第2の外部電極を一体に形成した請求項1または請求項2に記載の複合電子部品であり、これにより、前記積層体の背面に形成した第3の電極をコンデンサおよびバリスタの共通のアースにでき、コンデンサおよびバリスタの個別のアースが不要となり電極数を減らすことができ、生産性を向上できる。また、機器の回路基板への実装にあたっては半田付け箇所が少なくなり生産性を向上できる。

【0013】請求項6に記載の発明は、第1または第2の積層体の正面および背面に隣接する両側面あるいは1つの側面に第3の外部電極を形成した請求項1または請求項2に記載の複合電子部品であり、この構成によって、前記第3の外部電極を機器の回路基板に半田付けすることで接合強度を強化できるため、機器の回路基板との接続に信頼性の高い複合電子部品を得ることができ、また、バリスタ層の内部電極あるいはコンデンサ層の内部電極と接続することで、機器の回路基板との接続位置をより幅広く選択できる。

【0014】請求項7に記載の発明は、第1の誘電体層と第1のバリスタ層及び第2の誘電体層と第2のバリスタ層との間に間隙を形成し、この間隙に絶縁材を充填した請求項1に記載の複合電子部品であり、この構成によってバリスタ層に電圧が印加することで発生する熱に対し、コンデンサ層への伝熱を低減できるため安定したコンデンサ特性を得ることができる。

【0015】請求項8に記載の発明は、焼結温度範囲を共有する誘電体と電圧非直線抵抗体からなる請求項1または請求項2に記載の複合電子部品であり、これによりコンデンサ層とバリスタ層とを一体に積層した後に同時焼成を行うことができるため、焼成時の熱ひずみによる収縮率や焼結差に起因する反り、焼結時のクラックを低減でき信頼性の高い複合電子部品を得ることができ、作業性を良好にできる。

【0016】請求項9に記載の発明は、コンデンサ層の上面のセラミック層とバリスタ層の上面のセラミック層とは相異なる色相で形成した請求項2に記載の複合電子部品であり、これにより複合電子部品のバリスタとコンデンサの方向性を判別でき、機器の回路基板への実装時に方向性を確認することができるため作業性を良好にできる。

【0017】請求項10に記載の発明は、セラミック層

BEST AVAILABLE COPY

(4)

特開2001-35750

5

の表面において、一対の第1の外部電極と一対の第2の外部電極の少なくとも一方の外部電極間にコンデンサあるいはバリスタの表示記号を形成した請求項2に記載の複合電子部品であり、これにより複合電子部品のバリスタとコンデンサの方向性を判別でき、機器への回路基板への実装方向を確認することができるため作業性を良好にできる。

【0018】請求項11に記載の発明は、第1または第2の積層体の一方の面あるいは角部に凹部または凸部を形成した請求項1または請求項2に記載の複合電子部品であり、これにより複合電子部品のバリスタとコンデンサの方向性を判別でき、本発明の電子部品を容易に自動機での整列が可能となる。従って保管、回路機器への実装に極めて有効である。

【0019】請求項12に記載の発明は、第1の外部電極の幅と第2の外部電極の幅をそれぞれ異なるように形成した請求項1または請求項2に記載の複合電子部品であり、これにより複合電子部品のバリスタとコンデンサの方向性を判別でき、機器の回路基板への実装方向を確認することができるため作業性を良好にできる。

【0020】以下に本発明の実施の形態について図1、図2、図3、図4を用いて説明する。

【0021】図1は本発明の実施の形態を示す分解斜視図、図2は同実施の形態の外観斜視図、図3、図4は同実施の形態の実装例である。

【0022】図1において1a、1bは第1の複合層であり、誘電体に第1の内部電極2を形成したコンデンサ層3と電圧非直線抵抗体に第2の内部電極4を形成したバリスタ層5を並設し、前記内部電極2と4はその一端への延長部7、8を付設している。

【0023】9a、9bは第2の複合層であり、誘電体に第3の内部電極10を形成したコンデンサ層11と電圧非直線抵抗体に第4の内部電極12を形成したバリスタ層13を並設し、前記内部電極10、12はその他端への延長部14、15を付設している。前記内部電極10と12を一体に形成しコンデンサ層11とバリスタ層13の上面の実効面積を向上させ、生産性も良好なものとしている。

【0024】また、前記第1、第2の複合層のコンデンサ層3、11とバリスタ層5、13の境界には絶縁層16が形成されており、バリスタ層5、13に電圧が印加することで発生する熱に対し、コンデンサ層への伝熱を低減できるため安定したコンデンサ特性を得る作用を有している。

【0025】前記第1の複合層1aと第2の複合層9aを積層して成る第1の積層体に、前記第1の複合層1bと第2の複合層9bを積層して成る第2の積層体を内部電極2の並設方向に並設して接合し、最上段には前記コンデンサ層とバリスタ層を覆う一層のセラミック層17を、最下段には内部電極18を介しセラミック層17

6

を積層して第2の積層体とし、これに加圧、焼成を行い積層体を完成している。

【0026】図2の外観斜視図において、19、20は一対の第1の外部電極であり、外部電極19はコンデンサ層3の内部電極2と接続し、外部電極20はコンデンサ層3の内部電極2と接続しており、これら外部電極19、20の間にコンデンサを構成する。

【0027】21、22は一対の第2の外部電極であり、外部電極21はバリスタ層5の内部電極8と接続し、外部電極22はバリスタ層5の内部電極8と接続し、これら外部電極21、22の間にバリスタを構成する。

【0028】また、23は第3の外部電極であり、必要によりコンデンサの内部電極2または10、あるいはバリスタの内部電極4または12と接続し、機器の回路基板への接続位置を幅広く選択でき、また機器の回路基板との接続強度を向上する作用を有する。

【0029】図2において、セラミック層17はコンデンサ層の上面とバリスタの上面では色相が異なるように色料を印刷して成り、またコンデンサの表示記号24、バリスタの表示記号25を表示しており、また、積層体の側面の一面に他面と外形が異なるように凹溝26やコーナーR27等を形成しており、第1の外部電極19の幅t1と第2の外部電極21の幅t2を異なるように形成しており、これらにより複合電子部品のコンデンサとバリスタの方向性が判別でき、機器の回路基板への実装方向を確認することができるため作業性を良好にできるという作用を有する。

【0030】図3は本発明の回路基板への実装例であり、回路基板35には信号伝送回路28とアース回路29が形成されており、前記信号伝送回路28には第1の外部電極19、第2の外部電極21を半田付けし、アース回路29には第1外部電極20、第2の外部電極22を半田付けしており、これにより信号伝送回路28に重畳する比較的低いノイズや高周波ノイズ、さらに高い電圧のパルスや静電気の吸収、抑制にも優れた作用を有するものである。また回路基板35には補強パターン30を形成し第3の外部電極23と半田付けすることで接合強度を向上し極めて信頼性の高い接合構造を得る作用を有する。

【0031】図4は回路基板への他の実装例を示し、回路基板35に複合電子部品の外部電極の数だけ複数の信号伝送回路31、32が形成され、それぞれ信号の性質にもとづいて、コンデンサまたはバリスタへの接続を選択するものである。

【0032】

【発明の効果】以上のように本発明の複合電子部品は、誘電体の上面の一端に延長部を有する第1の内部電極を形成したコンデンサ層と電圧非直線抵抗体の上面の一端に延長部を有する第2の内部電極を形成したバリスタ層

BEST AVAILABLE COPY

(5)

特開2001-35750

7

8

とを並設してなる第1の複合層と、誘電体の上面の他端に延長部を有する第3の内部電極を形成したコンデンサ層と電圧非直線抵抗体の上面の他端に延長部を有する第4の内部電極を形成したバリスタ層とを並設してなる第2の複合層とを交互に積層して第1の積層体とし、この第1の積層体の相対向する正面と背面にコンデンサ層の内部電極と接続した一対の第1の外部電極と、バリスタ層の内部電極と接続した一対の第2の外部電極を構成したものであり、これによりコンデンサとバリスタの両特性を有し、それぞれの任意の特性を得ることができ薄膜化、多層化による静電容量の高容量化と、バリスタとしての高エネルギー耐量を有する複合電子部品を得ることができるものである。

【0033】更に本発明の複合電子部品によれば、一つの積層体に複数のコンデンサ及びバリスタを一体に構成しているため高付加価値タイプの製品を得ることができる。

【図面の簡単な説明】

【図1】本発明の複合電子部品の実施の形態の分解斜視図

【図2】同実施の形態の外観斜視図

【図3】本発明の回路基板への実装例の斜視図

【図4】本発明の回路基板への他の実装例の斜視図 *

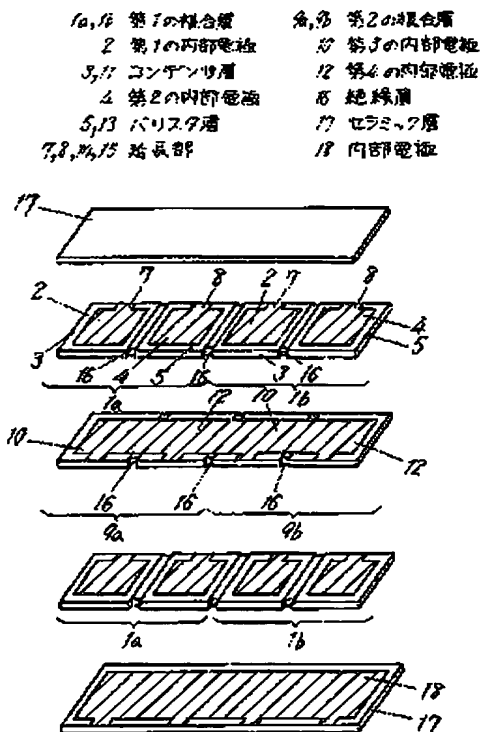
*【図5】従来例の断面図

【図6】従来例のセラミック組織の拡大図

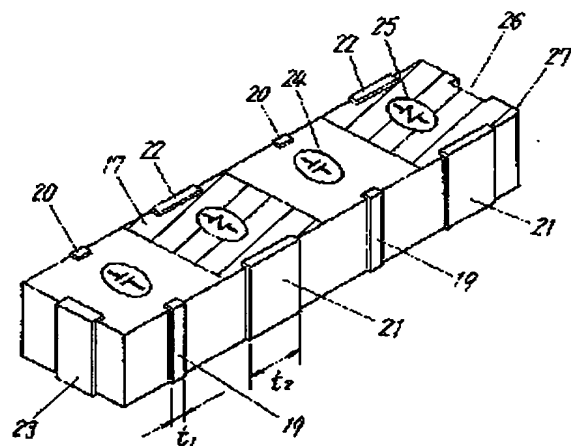
【符号の説明】

- 1 a, 1 b 第1の複合層
- 2 第1の内部電極
- 3, 11 コンデンサ層
- 4 第2の内部電極
- 5, 13 バリスタ層
- 7, 8, 14, 15 延長部
- 9 a, 9 b 第2の複合層
- 10 第3の内部電極
- 12 第4の内部電極
- 16 絶縁層
- 17 セラミック層
- 18 内部電極
- 19, 20 第1の外部電極
- 21, 22 第2の外部電極
- 23 第3の外部電極
- 24 コンデンサの表示記号
- 25 バリスタの表示記号
- 26 凹溝
- 27 コーナR

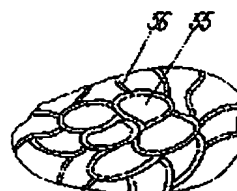
【図1】



【図2】



【図6】

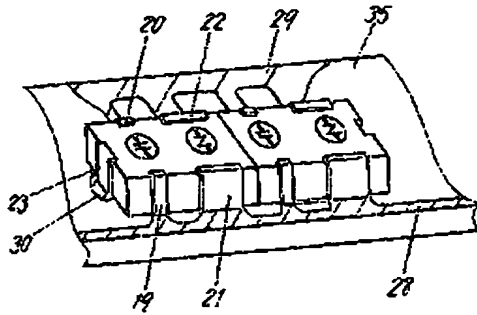


BEST AVAILABLE COPY

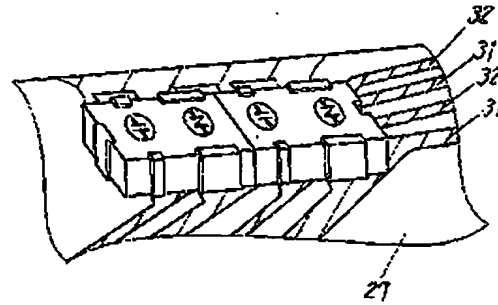
(6)

特開2001-35750

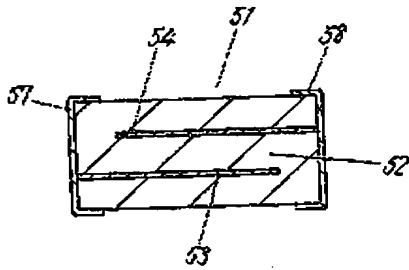
【図3】



【図4】



【図5】



BEST AVAILABLE COPY